

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
24. März 2005 (24.03.2005)

PCT

(10) Internationale Veröffentlichungsnummer  
WO 2005/027222 A2

(51) Internationale Patentklassifikation<sup>7</sup>: H01L 23/538,  
25/07, 23/498, 23/31

EUPEC GMBH [DE/DE]; Max-Planck-Str. 5, 59581  
Warstein (DE).

(21) Internationales Aktenzeichen: PCT/EP2004/051979

(72) Erfinder; und

(22) Internationales Anmeldedatum:

1. September 2004 (01.09.2004)

(75) Erfinder/Anmelder (nur für US): AUERBACH, Franz  
[DE/DE]; Schmückersweg 6, 59494 Soest (DE). BAY-  
ERER, Reinhold [DE/DE]; Viktoriastr. 19, 59581  
Warstein (DE). LICHT, Thomas [DE/DE]; Ostterasse  
5, 59581 Warstein (DE). WEIDNER, Karl [DE/DE];  
Zauserweg 6, 81245 München (DE).

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:

103 42 295.1 12. September 2003 (12.09.2003) DE

(74) Gemeinsamer Vertreter: SIEMENS AKTIENGE-  
SELLSCHAFT; Postfach 22 16 34, 80506 München  
(DE).

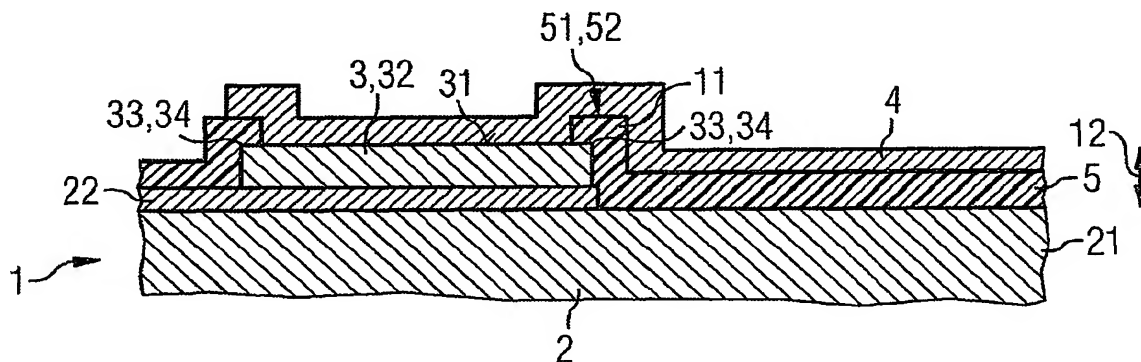
(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme  
von US): SIEMENS AKTIENGESELLSCHAFT  
[DE/DE]; Wittelsbacherplatz 2, 80333 München (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für  
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,

[Fortsetzung auf der nächsten Seite]

(54) Title: ASSEMBLY OF AN ELECTRICAL COMPONENT COMPRISING AN ELECTRICAL INSULATION FILM ON A  
SUBSTRATE AND METHOD FOR PRODUCING SAID ASSEMBLY

(54) Bezeichnung: ANORDNUNG EINES ELEKTRISCHEN BAUELEMENTS MIT EINER ELEKTRISCHEN ISOLATIONS-  
FOLIE AUF EINEM SUBSTRAT UND VERFAHREN ZUM HERSTELLEN DER ANORDNUNG



(57) Abstract: The invention relates to the assembly of an electrical component (3) on a substrate (2). At least one electrical insulation film (5) is provided to electrically insulate the component and at least one section (52) of the insulation film is connected to the component and the substrate, in such a way that the surface contours (51) of said section of the insulation film are moulded to the surface contours (11) formed by the component and the substrate. The assembly is characterised in that the insulation film (5) has a dielectric strength in relation to an electric field strength of more than 10 kV/mm and preferably more than 50 kV/mm. To produce the assembly, the insulation film is laminated onto the substrate, preferably by means of a vacuum. This ensures that the insulation film and the component are in extremely close contact. The component is in particular a power semiconductor component. The insulation film ensures that no electrical arcing takes place, despite the high electrical voltages used during the operation of components of this type, even on exposed parts of the component, i.e. corners or edges, in which field overshoots can occur.

(57) Zusammenfassung: Die Erfindung betrifft eine Anordnung eines elektrischen Bauelements (3) auf einem Substrat (2), wobei mindestens eine elektrische Isolationsfolie (5) zur elektrischen Isolierung des Bauelements vorhanden ist und zumindest ein Teil (52) der Isolationsfolie mit dem Bauelement und dem Substrat derart verbunden ist, dass eine durch das Bauelement und das Substrat gegebene Oberflächenkontur (11) in einer Oberflächenkontur (51) des Teils der Isolationsfolie abgebildet ist.

[Fortsetzung auf der nächsten Seite]

WO 2005/027222 A2



AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

**Veröffentlicht:**

— ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts

(84) **Bestimmungsstaaten** (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU,

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

Die Anordnung ist dadurch gekennzeichnet, dass die Isolationsfolie (5) eine Spannungsfestigkeit gegenüber einer elektrischen Feldstärke von mehr als 10 kV/mm und vorzugsweise von mehr als 50 kV/mm aufweist. Zum Herstellen der Anordnung wird die Isolationsfolie auflaminiert. Dies geschieht vorzugsweise unter Vakuum. Dadurch wird ein besonders inniger Kontakt zwischen der Isolationsfolie und dem Bauelement erzielt. Das Bauelement ist insbesondere ein Leistungshalbleiterbauelement. Durch die Isolationsfolie ist gewährleistet, dass es trotz der im Betrieb derartiger Bauelemente verwendeten hohen elektrischen Spannungen auch an exponierten Stellen des Bauelements, also an Ecken oder Kanten, an denen es zu Feldüberhöhungen kommen kann, zu keinen elektrischen Überschlägen kommt.